



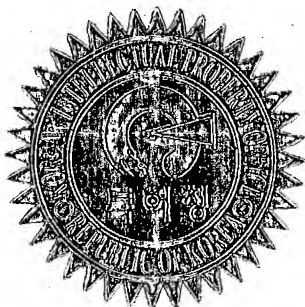
별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 : 10-2002-0049325
Application Number

출원년월일 : 2002년 08월 20일
Date of Application AUG 20, 2002

출원인 : 삼성전자주식회사
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.



2003 년 04 월 21 일

특 허 청

COMMISSIONER





【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【제출일자】	2002.08.20
【발명의 명칭】	클럭 및 데이터 복원 회로 및 방법
【발명의 영문명칭】	Clock and data recovery circuit and method
【출원인】	
【명칭】	삼성전자 주식회사
【출원인코드】	1-1998-104271-3
【대리인】	
【성명】	박상수
【대리인코드】	9-1998-000642-5
【포괄위임등록번호】	2000-054081-9
【발명자】	
【성명의 국문표기】	김주형
【성명의 영문표기】	KIM, JU HYUNG
【주민등록번호】	710826-1821614
【우편번호】	131-202
【주소】	서울특별시 중랑구 면목2동 한신아파트 7동 1113호
【국적】	KR
【심사청구】	청구
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인 박상수 (인)
【수수료】	
【기본출원료】	19 면 29,000 원
【가산출원료】	0 면 0 원
【우선권추창료】	0 건 0 원
【심사청구료】	6 항 301,000 원
【합계】	330,000 원
【첨부서류】	1. 요약서·명세서(도면)_1통

【요약서】**【요약】**

본 발명은 클럭 및 데이터 복원 회로 및 방법을 공개한다. 이 회로는 클럭신호를 입력하여 $360/N \times K$ (N 은 정수, K 는 0에서 $N-1$ 까지의 정수)도만큼 차이가 나는 N 개의 클럭 신호들을 발생하는 클럭신호 발생기, 수신 데이터의 상태 천이시에 N 개의 클럭신호들중 제 I (I 는 1에서 N 까지의 정수)번째 클럭신호가 제1상태이고 제 $(I+1)$ 번째 클럭신호가 제2상태이면 제 $(I+2)$ 번째 클럭신호를 복원 클럭신호로 발생하는 위상 선택기, 및 위상 선택기로부터 출력된 복원 클럭신호에 응답하여 수신 데이터를 입력하여 복원 클럭신호에 동기된 복원 데이터를 발생하는 복원 데이터 발생기로 구성되어 있다. 따라서, 수신 데이터를 입력하여 복원 클럭신호를 발생하고, 복원 클럭신호에 정확하게 동기된 복원 데이터를 발생함으로써 클럭신호에 정확하게 동기된 데이터를 발생할 수 있다. 또한, 본 발명의 클럭 및 데이터 복원 회로 및 방법은 1클럭 주기이내에 복원 클럭신호를 발생하는 것이 가능하다.

【대표도】

도 3

【명세서】**【발명의 명칭】**

클럭 및 데이터 복원 회로 및 방법 {Clock and data recovery circuit and method}

【도면의 간단한 설명】

도1은 종래의 클럭 및 데이터 복원 회로의 일예의 블록도이다.

도2는 도1에 나타난 클럭 및 데이터 복원 회로의 동작을 설명하기 위한 동작 타이밍도이다.

도3은 본 발명의 클럭 및 데이터 복원 회로의 실시예의 블록도이다.

도4는 도3에 나타난 위상 선택기의 실시예의 회로도이다.

도5a, b는 본 발명의 클럭 및 데이터 복원 회로의 동작을 설명하기 위한 동작 타이밍도이다.

【발명의 상세한 설명】**【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

- <6> 본 발명은 클럭 및 데이터 복원회로에 관한 것으로, 특히 수신 데이터에 동기된 클럭신호를 발생하는 클럭 및 데이터 복원회로에 관한 것이다.
- <7> 컴퓨터와 주변 기기사이의 데이터 전송을 위하여 사용되는 인터페이스 규격의 하나로 범용 직렬 버스 규격이 있다.
- <8> 이 규격에 따르면, 컴퓨터 및 주변 기기에 범용 직렬 버스 송신부와 범용 직렬 버스 수신부를 각각 구비하여, 클럭신호는 전송하지 않고 NRZ(비 제로 복귀) 또는 NRZI(비

제로 복귀 반전) 포맷의 데이터만을 전송한다. 따라서, 범용 직렬 버스 수신부에서 수신 데이터를 이용하여 클럭신호를 복원해야 한다.

<9> 일반적으로, 범용 직렬 버스 송신부와 범용 직렬 버스 수신부는 동일한 클럭신호를 사용한다. 따라서, 범용 직렬 버스 수신부에서 사용되는 클럭신호와 범용 직렬 버스 송신부에서 사용되는 클럭신호는 주파수는 동일하지만 위상이 다를 수가 있게 된다. 따라서, 범용 직렬 버스 수신부는 범용 직렬 버스 송신부로부터 입력되는 수신 데이터로부터 상기 범용 직렬 버스 송신부에서 사용되는 클럭신호와 주파수 및 위상이 동일한 클럭신호를 복원하기 위한 클럭 및 데이터 복원 회로를 구비하여, 수신 데이터에 동기된 복원 클럭신호를 발생한다.

<10> 도1은 종래의 클럭 및 데이터 복원 회로의 일예의 블록도로서, 위상 검출기(10), 양방향 쉬프트 레지스터(12), 위상 선택기(14), 클럭 발생기(16), 및 다중 위상 클럭 발생기(18)로 구성되어 있다.

<11> 도1에 나타난 블록들 각각의 기능을 설명하면 다음과 같다.

<12> 위상 검출기(10)는 수신 데이터(RDATA)와 위상 선택기(14)로부터 출력되는 복원 클럭신호(RCCK)의 위상을 비교하여, 수신 데이터(RDATA)의 위상이 복원 클럭신호(RCCK)의 위상보다 빠르면 다운 신호(DN)를 발생하고, 수신 데이터(RDATA)의 위상이 복원 클럭신호(RCCK)의 위상보다 느리면 업 신호(UP)를 발생한다. 양방향 쉬프트 레지스터(12)는 다운 신호(DN)에 응답하여 하강 계수를 하고, 업 신호(UP)에 응답하여 상승 계수를 하여 제어신호(CON)를 발생한다. 위상 선택기(14)는 제어

신호(CON)에 응답하여 다중 위상 클럭 발생기(18)로부터 출력되는 클럭신호들(P1, P2, ..., Pn)중의 하나의 클럭신호를 선택하여 복원 클럭신호(RCCK)로 출력한다. 클럭 발생기(16)는 수신 클럭신호(RXCK)를 발생한다. 다중 위상 클럭 발생기(18)는 수신 클럭신호(RXCK)를 입력하여 주파수는 동일하고, 위상은 $(360/N) \times K$ 도(여기에서, K는 0에서 N-1사이의 정수이다)만큼 차이가 나는 N개의 클럭신호들(P1 ~ PN)을 발생한다. 만일, N이 8이라면, 다중 위상 클럭 발생기(18)로부터 출력되는 8개의 클럭신호들은 45도의 위상 차이가 나는 클럭신호들로서, 0도, 45도, 90도, 135도, 180도, 225도, 270도, 315도의 위상 차이를 가지는 클럭신호들이다. 클럭 발생기(16)로부터 발생되는 수신 클럭신호(RXCK)는 범용 직렬 버스 송신부(미도시)에서 수신 데이터(RDATA)를 전송하기 위해서 사용되는 클럭신호와 동일한 주파수를 가지는 클럭신호이다.

<13> 도2는 도1에 나타난 클럭 및 데이터 복원 회로의 동작을 설명하기 위한 동작 타이밍도이다.

<14> 먼저, 위상 검출기(10)가 수신 데이터(RDATA)와 복원 클럭신호(RCCK)의 위상을 비교한다. 만일 초기에 양방향 쉬프트 레지스터로부터 출력되는 제어신호(CON)가 1이고, 이때, 위상 선택기(14)에 의해서 선택된 클럭신호가 CK0라고 하면 복원 클럭신호(RCCK)는 클럭신호(CK0)가 된다. 따라서, 위상 검출기(10)는 수신 데이터(RDATA)의 위상이 복원 클럭신호(RCCK)의 위상보다 느리므로 업 신호(UP)를 발생한다. 그러면, 양방향 쉬프트 레지스터(12)가 상승 계수를 하여 제어신호(CON)를 2로 한다. 위상 선택기(14)는 제어신호(CON)에 응답하여 클럭신호(CK45)를 복원

클럭신호(RCCK)로 발생한다. 위상 검출기(10)는 수신 데이터(RDATA)와 복원 클럭신호(RCCK)의 위상을 다시 비교하고, 수신 데이터(RDATA)의 위상이 복원 클럭신호(RCCK)의 위상보다 느리므로 업 신호(UP)를 발생한다. 그러면, 양방향 쉬프트 레지스터(12)가 상승 계수를 하여 제어신호(CON)를 3으로 한다. 위상 선택기(14)는 제어신호(CON)에 응답하여 클럭신호(CK90)를 복원 클럭신호(RCCK)로 발생한다. 위상 검출기(10)는 수신 데이터(RDATA)와 복원 클럭신호(RCCK)의 위상을 다시 비교하고, 수신 데이터(RDATA)의 위상이 복원 클럭신호(RCCK)의 위상보다 빠르므로 다운 신호(DOWN)를 발생한다. 그러면, 양방향 쉬프트 레지스터(12)가 하강 계수를 하여 제어신호(CON)를 2로 한다.

<15> 상술한 바와 같은 동작을 수행함에 의해서 수신 데이터(RDATA)에 동기된 복원 클럭신호(RCCK)를 발생하게 되는데, 클럭신호(CK45)와 클럭신호(CK90)가 반복적으로 복원 클럭신호(RCCK)로 발생된다.

<16> 따라서, 종래의 클럭 및 데이터 복원 회로는 수신 데이터(RDATA)에 정확하게 동기된 복원 클럭신호(RCCK)를 발생할 수 없다는 문제가 있다.

<17> 또한, 종래의 클럭 및 데이터 복원 회로는 수신 데이터(RDATA)에 동기된 복원 클럭신호(RCCK)를 발생하기 위해서는 최대 N클럭 주기가 소요된다는 문제가 있다.

<18> 만일 수신 데이터(RDATA)와 복원 클럭신호(RCCK)를 빠르게 동기시키기 위하여 N을 작게 하면 수신 데이터(RDATA)와 복원 클럭신호(RCCK)의 동기가 이루어지더라도 수신 데이터(RDATA)와 복원 클럭신호(RCCK)의 위상 차가 커지게 된다는 문제가 있다.

【발명이 이루고자 하는 기술적 과제】

- <19> 본 발명의 목적은 수신 데이터에 정확하게 동기된 복원 클럭신호를 발생할 수 있는 클럭 및 데이터 복원 회로를 제공하는데 있다.
- <20> 본 발명의 다른 목적은 1클럭 주기내에 수신 데이터와 복원 클럭신호사이에동기가 이루어질 수 있는 클럭 및 데이터 복원 회로를 제공하는데 있다.
- <21> 본 발명의 또 다른 목적은 상기 목적과 다른 목적을 달성하기 위한 클럭 및 데이터 복원 방법을 제공하는데 있다.
- <22> 상기 목적과 다른 목적을 달성하기 위한 본 발명의 클럭 및 데이터 복원 회로는 클럭신호를 입력하여 $360/N \times K$ (N 은 정수, K 는 0에서 $N-1$ 까지의 정수)도만큼 차이가 나는 N 개의 클럭신호들을 발생하는 클럭신호 발생기, 수신 데이터의 상태 천이시에 상기 N 개의 클럭신호들중 제 I (I 는 1에서 N 까지의 정수)번째 클럭신호가 제1상태이고 제 $(I+1)$ 번째 클럭신호가 제2상태이면 제 $(I+2)$ 번째 클럭신호를 복원 클럭신호로 발생하는 위상 선택기, 및 상기 위상 선택기로부터 출력된 복원 클럭신호에 응답하여 상기 수신 데이터를 입력하여 상기 복원 클럭신호에 동기된 복원 데이터를 발생하는 복원 데이터 발생기를 구비하는 것을 특징으로 한다.
- <23> 상기 또 다른 목적을 달성하기 위한 본 발명의 클럭 및 데이터 복원 방법은 클럭신호를 입력하여 $360/N \times K$ (N 은 정수, K 는 0에서 $N-1$ 까지의 정수)도만큼 차이가 나는 N 개의 클럭신호들을 발생하는 클럭신호 발생단계, 수신 데이터의 상태 천이시에 상기 N 개의 클럭신호들중 제 I (I 는 1에서 N 까지의 정수)번째 클럭신호가 제1상태이고 제 $(I+1)$ 번째 클럭신호가 제2상태이면 제 $(I+2)$ 번째 클럭신호를 복원 클럭신호로 발생하는 복원 클럭신호

발생단계, 및 상기 복원 클럭신호에 응답하여 상기 수신 데이터를 입력하여 상기 복원 클럭신호에 동기된 복원 데이터를 발생하는 복원 데이터 발생단계를 구비하는 것을 특징으로 한다.

【발명의 구성 및 작용】

<24> 이하, 첨부한 도면을 참고로 하여 본 발명의 클럭 및 데이터 복원 회로 및 방법을 설명하면 다음과 같다.

<25> 도3은 본 발명의 클럭 및 데이터 복원 회로의 실시예의 블록도로서, 위상 선택기(20), 클럭 발생기(22), 다중 위상 클럭 발생기(24), D플립플롭(26), 및 인버터들(I1, I2)로 구성되어 있다.

<26> 도3에 나타난 블록들 각각의 기능을 설명하면 다음과 같다.

<27> 클럭 발생기(22) 및 다중 위상 클럭 발생기(24)는 도1에 나타난 클럭 발생기(16) 및 다중 위상 클럭 발생기(18)의 기능과 동일하다.

<28> 위상 선택기(20)는 수신 데이터(RDATA)에 응답하여 다중 위상 클럭 발생기(24)로부터 출력되는 클럭신호들(P1, P2, ..., Pn)중의 하나를 선택하여 클럭신호(SRCK)로 발생한다. 인버터들(I1, I2)은 위상 선택기(20)로부터 출력되는 신호를 버퍼하여 복원 클럭신호(RCK)를 발생한다. D플립플롭(26)은 인버터(I1)로부터 출력되는 클럭신호에 응답하여 수신 데이터(RDATA)를 입력하여 복원 클럭신호(RCK)에 동기된 복원 데이터(RRDATA)를 발생한다.

<29> 도4는 도3에 나타난 위상 선택기의 실시예의 회로도로서, D플립플롭들(30-1 ~ 30-8), AND게이트들(AND1 ~ AND8), 및 스위치들(SW1 ~ SW8)로 구성되어 있다.

- <30> 도4에 나타낸 실시예의 회로는 다중 위상 클럭 발생기가 8개의 클럭신호들(CK0, CK45, CK90, CK135, CK180, CK225, CK270, CK315)을 발생하는 경우의 위상 선택기의 구성을 나타내는 것이다.
- <31> D플립플롭들(30-1 ~ 30-8) 각각은 수신 데이터(RDATA)의 상승 엣지에 응답하여 클럭신호들(CK0 ~ CK315)을 발생한다. AND게이트들(AND1 ~ AND2) 각각은 D플립플롭들(30-1 ~ 30-8) 각각의 출력신호들(Q1 ~ Q8)과 D플립플롭들(30-8, 30-1 ~ 30-7) 각각의 반전 출력신호들(Q8B, Q1B ~ Q7B)을 논리곱한다. 즉, D플립플롭들(30-1 ~ 30-8)과 AND게이트들(AND1 ~ AND8)은 수신 데이터(RDATA)의 상승 엣지에서 이웃하는 클럭신호들의 "로우"레벨에서 "하이"레벨로의 상태 전이를 검출한다. 스위치들(SW1 ~ SW8) 각각은 AND게이트들(AND1 ~ AND8) 각각의 출력신호에 응답하여 클럭신호들(CK45 ~ CK315, CK0)을 선택하여 클럭신호(SRCCK)로 출력한다.
- <32> 도4에 나타낸 위상 선택기 수신 데이터(RDATA)의 상승 엣지에서 이웃하는 클럭신호들(CKI(I는 1에서 N까지의 정수), CK(I+1)) 각각이 "로우"레벨, "하이"레벨이면 검출신호를 발생하고, 이 검출신호에 응답하여 클럭신호(CK(I+2))를 클럭신호(SRCCK)로 발생한다. 검출신호란 AND게이트들(AND1 ~ AND8) 각각의 출력신호들을 말한다.
- <33> 도5a, b는 본 발명의 클럭 및 데이터 복원 회로의 동작을 설명하기 위한 동작 타이밍도이다.
- <34> 먼저, 도5a를 이용하여 클럭 및 데이터 복원 회로의 동작을 설명하면 다음과 같다.
- <35> D플립플롭들(30-1 ~ 30-8) 각각이 수신 데이터(RDATA)의 상승 엣지에 응답하여 클럭신호들(CK0 ~ CK315) 각각을 입력하여 출력신호들((Q1, Q1B) ~ (Q315, Q315B))을 발생

한다. 이때, 클럭신호들(CK225, CK270) 각각이 "로우"레벨과 "하이"레벨이므로, D플립플롭(30-6)의 반전 출력신호들(Q6B)와 D플립플롭(30-7)의 출력신호(Q7)가 "하이"레벨이 된다. AND게이트(AND7)는 "하이"레벨의 출력신호를 발생하고, 이때, 다른 AND게이트들(AND1 ~ 6, AND8)은 "로우"레벨의 출력신호를 발생한다. 이에 따라, 스위치(SW7)가 온되어 클럭신호(CK315)를 클럭신호(SRCCK)로 발생한다. 즉, 클럭신호(CK315)가 복원 클럭신호(RCCK)로 발생된다. 이때, 다른 스위치들(SW1 ~ SW6, SW8)은 오프된다. 그리고, D플립플롭(26)은 반전 클럭신호(SRCCK)에 응답하여 수신 데이터(RDATA)를 입력하여 복원 클럭신호(RCCK)에 정확하게 동기된 복원 데이터(RRDATA)를 발생한다.

<36> 다음으로, 도5b를 이용하여 클럭 및 데이터 발생회로의 동작을 설명하면 다음과 같다.

<37> 수신 데이터(RDATA)의 상승 엣지에서 클럭신호(CK180)가 "로우"레벨, 클럭신호(CK225)가 "하이"레벨이므로, D플립플롭(30-5)의 반전 출력신호(Q5B) 및 D플립플롭(30-6)의 출력신호(Q6)가 모두 "하이"레벨이 된다. AND게이트(AND6)는 "하이"레벨의 신호를 발생한다. 그러면, 스위치(SW6)가 온되어 클럭신호(CK270)를 클럭신호(SRCCK)로 발생한다. 즉, 클럭신호(SRCCK)가 복원 클럭신호(RCCK)로 발생된다. 그리고, 클럭신호(SRCCK)의 반전된 신호에 응답하여 D플립플롭(26)은 수신 데이터(RDATA)를 입력하여 복원 클럭신호(RCCK)에 정확하게 동기된 복원 데이터(RRDATA)를 발생한다.

<38> 도5a, b의 타이밍도로부터 알 수 있듯이, 본 발명의 클럭 및 데이터 복원 회로는 복원 클럭신호(RCCK)를 이용하여 복원 데이터(RRDATA)를 발생함으로써 복원 클럭신호(RCCK)에 정확하게 동기된 복원 데이터(RRDATA)를 발생할 수 있다.

- <39> 또한, 본 발명의 클럭 및 데이터 복원 회로는 1클럭 주기이내에 복원 클럭신호(RCCK)를 발생할 수 있다.
- <40> 따라서, 빠른 클럭 주기내에 수신 데이터와 복원 클럭신호사이에 동기가 이루어져야 하는 범용 직렬 버스 2.0 규격에 따르는 범용 직렬 버스 수신기에 유용하게 사용될 수 있다.
- <41> 상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

【발명의 효과】

- <42> 따라서, 본 발명의 클럭 및 데이터 복원 회로 및 방법은 수신 데이터를 입력하여 복원 클럭신호를 발생하고, 복원 클럭신호에 정확하게 동기된 복원 데이터를 발생함으로써 클럭신호에 정확하게 동기된 데이터를 발생할 수 있다.
- <43> 또한, 본 발명의 클럭 및 데이터 복원 회로 및 방법은 1클럭 주기이내에 복원 클럭신호를 발생하는 것이 가능하다.

【특허청구범위】

【청구항 1】

클럭신호를 입력하여 $360/N \times K$ (N 은 정수, K 는 0에서 $N-1$ 까지의 정수)도만큼 차이가 나는 N 개의 클럭신호들을 발생하는 클럭신호 발생기;

수신 데이터의 상태 천이시에 상기 N 개의 클럭신호들중 제 I (I 는 1에서 N 까지의 정수)번째 클럭신호가 제1상태이고 제 $(I+1)$ 번째 클럭신호가 제2상태이면 제 $(I+2)$ 번째 클럭신호를 복원 클럭신호로 발생하는 위상 선택기; 및

상기 위상 선택기로부터 출력된 복원 클럭신호에 응답하여 상기 수신 데이터를 입력하여 상기 복원 클럭신호에 동기된 복원 데이터를 발생하는 복원 데이터 발생기를 구비하는 것을 특징으로 하는 클럭 및 데이터 복원 회로.

【청구항 2】

제1항에 있어서, 상기 위상 선택기는

상기 수신 데이터가 상태 천이시에 상기 N 개의 클럭신호들을 입력하여 N 개의 클럭신호들 및 N 개의 반전된 클럭신호들을 발생하는 N 개의 플립플롭들;

상기 N 개의 클럭신호들중 제 I 번째 클럭신호의 반전된 신호와 상기 제 $(I+1)$ 번째 클럭신호를 각각 논리곱하는 N 개의 논리곱 게이트들; 및

상기 N 개의 논리곱 게이트들 각각의 출력신호에 응답하여 상기 제 $(I+2)$ 번째 클럭신호를 상기 복원 클럭신호로 발생하는 N 개의 스위치들을 구비하는 것을 특징으로 하는 클럭 및 데이터 복원 회로.

【청구항 3】

제1항에 있어서, 상기 복원 데이터 발생기는

상기 복원 클럭신호의 반전된 신호에 응답하여 상기 수신 데이터를 입력하여 상기 복원 데이터를 발생하는 플립플롭을 구비하는 것을 특징으로 하는 클럭 및 데이터 복원 회로.

【청구항 4】

클럭신호를 입력하여 $360/N \times K$ (N 은 정수, K 는 0에서 $N-1$ 까지의 정수)도만큼 차이가 나는 N 개의 클럭신호들을 발생하는 클럭신호 발생단계;

수신 데이터의 상태 천이시에 상기 N 개의 클럭신호들중 제 I (I 는 1에서 N 까지의 정수)번째 클럭신호가 제1상태이고 제 $(I+1)$ 번째 클럭신호가 제2상태이면 제 $(I+2)$ 번째 클럭신호를 복원 클럭신호로 발생하는 복원 클럭신호 발생단계; 및

상기 복원 클럭신호에 응답하여 상기 수신 데이터를 입력하여 상기 복원 클럭신호에 동기된 복원 데이터를 발생하는 복원 데이터 발생단계를 구비하는 것을 특징으로 하는 클럭 및 데이터 복원 방법.

【청구항 5】

제4항에 있어서, 상기 복원 클럭신호 발생단계는

상기 수신 데이터가 상태 천이시에 상기 N 개의 클럭신호들을 입력하여 N 개의 클럭신호들 및 N 개의 반전된 클럭신호들을 발생하는 단계;

상기 N 개의 클럭신호들중 제 I 번째 클럭신호의 반전된 신호와 상기 제 $(I+1)$ 번째 클럭신호를 각각 논리곱하여 N 개의 논리곱 신호들을 발생하는 단계; 및

상기 N개의 논리곱 신호들 각각에 응답하여 상기 제(I+2)번째 클럭신호를 상기 복원 클럭신호로 발생하는 단계를 구비하는 것을 특징으로 하는 클럭 및 데이터 복원 방법.

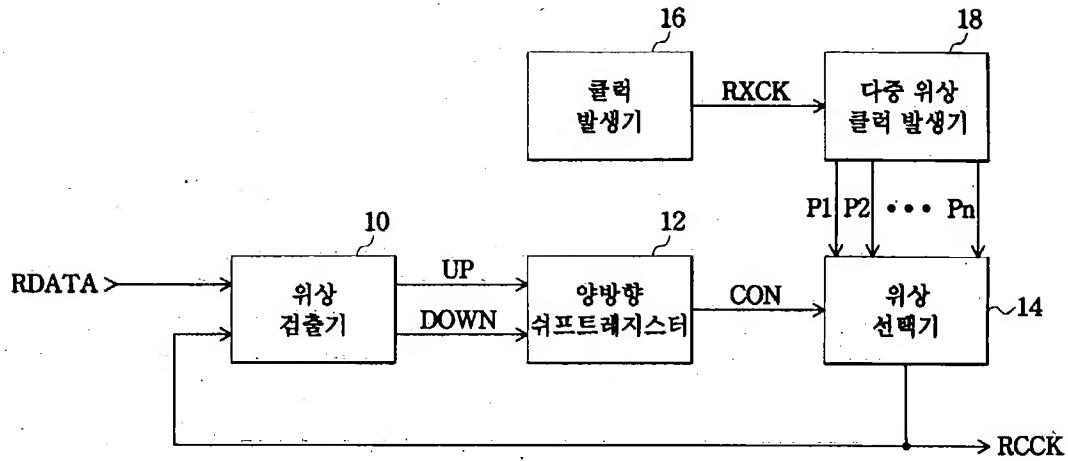
【청구항 6】

제4항에 있어서, 상기 복원 데이터 발생단계는

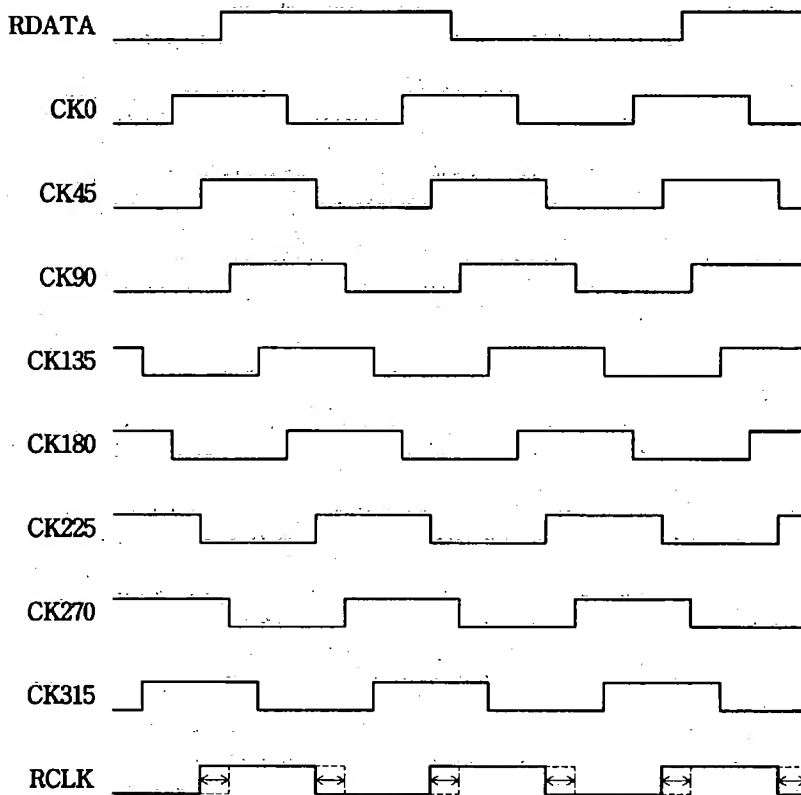
상기 복원 클럭신호의 반전된 신호에 응답하여 상기 수신 데이터를 입력하여 상기 복원 데이터를 발생하는 단계를 구비하는 것을 특징으로 하는 클럭 및 데이터 복원 방법

【도면】

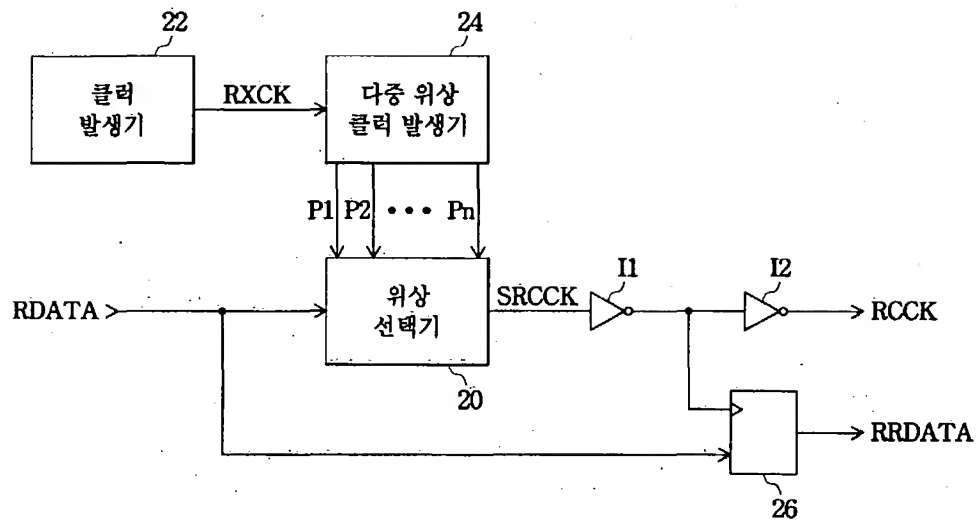
【도 1】



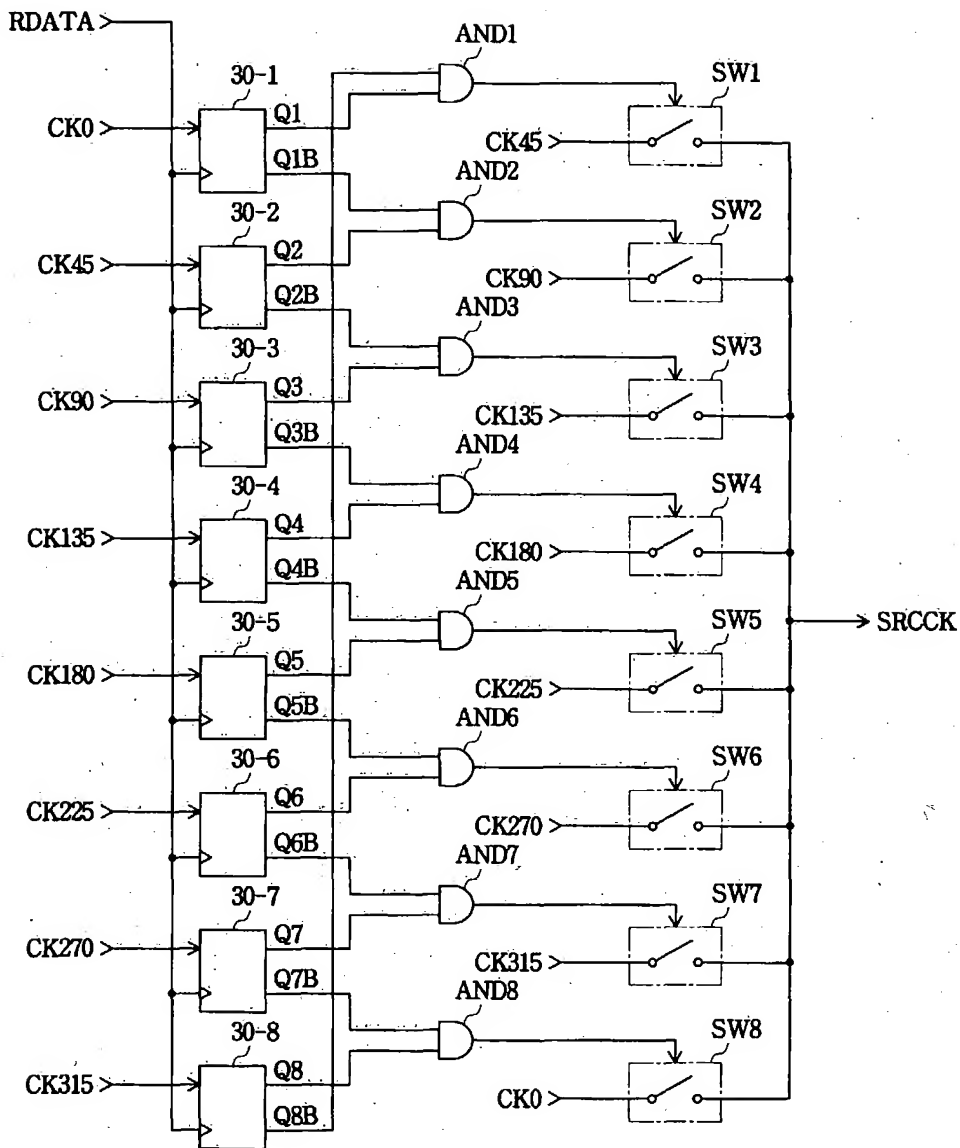
【도 2】



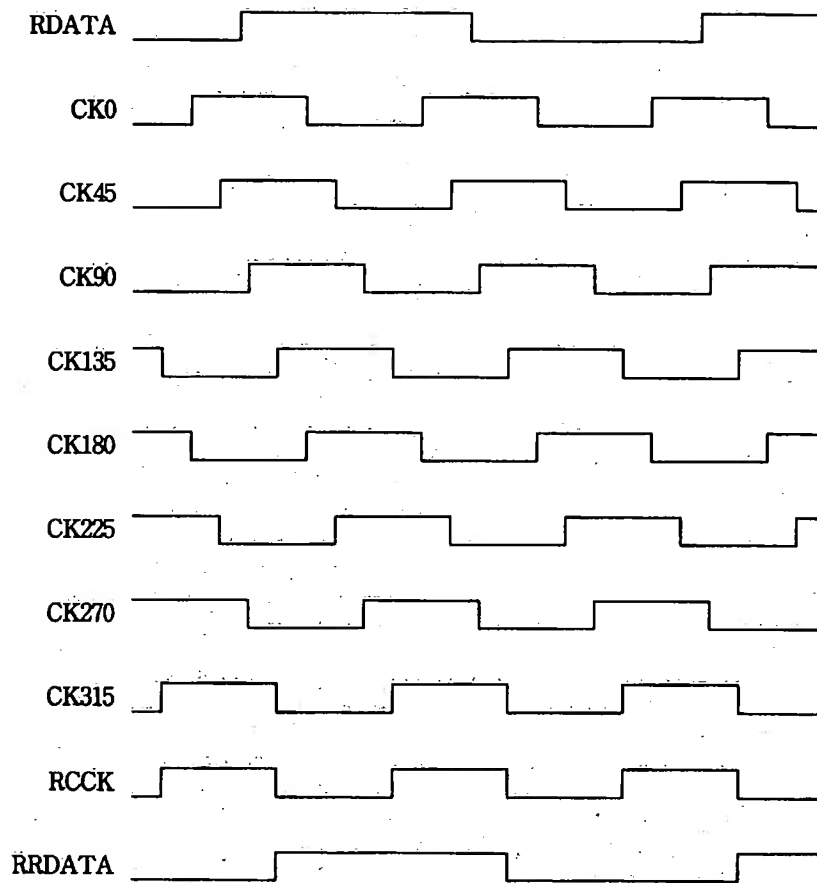
【도 3】



【도 4】



【도 5a】



【도 5b】

